PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-358105

(43) Date of publication of application: 26.12.2001

(51)Int.CI.

H01L 21/304 H01L 21/3065 H01L 21/306 H01L 21/3205

(21)Application number: 2000-176045

(71)Applicant: MITSUBISHI ELECTRIC CORP

(22)Date of filing:

12.06.2000

(72)Inventor: CHIBAHARA HIROYUKI

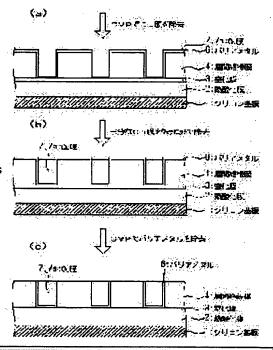
IWASAKI MASANOBU

(54) FORMING METHOD OF EMBEDDED WIRING, CMP DEVICE, AND SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming embedded wiring of flat surface by preventing dishing at chemical-mechanical polishing, independently of layout, such as wiring width, density level of wiring or the like.

SOLUTION: The method includes a first process, where a channel for embedded wiring, is formed at a flat interlayer insulating film 4 formed on a silicon substrate 1, a second process where a barrier metal 6 and Cu films 7 and 7a which are to be a main wiring, a third process where an unwanted Cu film on the interlayer insulating film 4 is removed, with a thin skin left out, by a first chemical-mechanical polishing, a fourth process where only the pellicle- state Cu film is removed by etching until the barrier metal 6 is exposed, and a fifth process where an unwanted barrier metal is removed by a second chemical-mechanical polishing.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(P2001-358105A)

平成13年12月26日(2001.12.26) (43)公開日

(SI) Int (31	中心压力	1 4		テーフコート*(数数)
H01L 21/304	6.2.2	H01L 21/304	622X	5F004
			6228	5F033
21/3065		21/302	B	5F043
21/308		21/306	M	
21/3205		21/88	×	
		客 查謝块 未翻块	請求項の数13 01 (全8 頁)	L (全8頁)

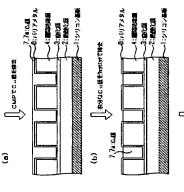
(71) 出關人 000006013	三菱电磁株式会社	東京都千代田区丸の内二丁目2番3号	(72)発明者 千葉原 宏幸	東京都千代田区丸の内二丁目2番3号 三	灣島鎮林式会社内	岩色 正体	東京都千代田区丸の内二丁目2番3号 三	遊電機株式会社内	(74)代理人 100082175	井理士 高田 守 (外3名)	•	・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・・
(11)田國子			(72)発明者			(72) 発明者			(74)代理人			
(* 176045(P2000 176045)		平成12年6月12日(2000.6.12)					-					
(21)出國第号		(22) 出版日			•							

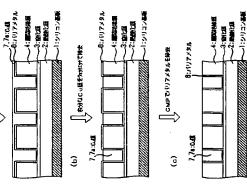
埋め込み配線の形成方法およびCMP装置、並びに半導体装置およびその製造方法 (54) [発班の名称]

[57] [要約]

トに関わり無く、化学機械研磨によるディッシングを防 【課題】 配線幅・配線の密集度などといったレイアウ 止し、平坦な装面の埋め込み配線の形成方法を得る。

【解決手段】 シリコン基板1上に形成された平坦な層 間絶縁膜4に埋め込み配線用の備を形成する第1の工程 7 a を形成する第2の工程と、層間絶縁膜4上の不要な C u 膜を薄皮残した状態まで、1 回目の化学機械研磨に を、パリアメタル6が露出するまでエッチングにより除 去する第4の工程と、不要なパリアメタルを2回目の化 より除去する第3の工程と、薄皮の状態のCu膜のみ と、この溝にパリアメタル6と主配線となるC u 膜 7、 学機械研磨により除去する第5の工程とを有する。





[特許請求の範囲]

上記溝にバリアメタルと主配線となるCu膜を形成する 【請求項1】 半導体基板上に形成された平坦な層間絶 蒙膜に埋め込み配線用の備を形成する第1の工程と、 第2の工程と、

で、1回目の化学機械研磨により除去する第3の工程 上記層間絶縁膜上の不要なCu膜を薄皮残した状態ま

する第5の工程とを有することを特徴とする埋め込み配 上記蔣皮の状態のCu膜のみを、上記パリアメタルが露 不要なパリアメタルを2回目の化学機械研磨により除去 出するまでエッチングにより除去する第4の工程と、

【請求項2】 上記パリアメタルがTaまたはTaNを 含む材料であり、かつ上記Cu膜のエッチングは、木素 イオン徴度がpH6以下で、上記パリアメタルがエッチ ングされにくい酸性溶液の薬液を用いて行われることを 特徴とする請求項1記載の埋め込み配線の形成方法。

がエッチングされにくいガスを用いた気相エッチングで あることを特徴とする請求項1記載の埋め込み配線の形 【静求項3】 上記パリアメタルがTaまたはTaNを 含む材料であり、かつ上記Cu膜のエッチングは、上記 Cu膜との化学反応が活性なガスで、上記パリアメタル

学機械研磨 (Cu膜研磨) から、上記2回目の化学機械 研磨 (パリアメタル研磨) 終了までを、一台のCMP装 園内でクローズさせることを特徴とする請求項1~3の 【精求項4】 上記Cu膜のエッチングをCMP装置内 の洗浄ユニット内で行うことによって、上記1回目の化 いずれかに記載の埋め込み配線の形成方法。 【鞘水項5】 上記Cu膜のエッチングの際に、上記半 尊体基板のウエハ表面の変化を光検出手段で検知し、上 かけることを特徴とする請求項1~4のいずれかに記載 記パリアメタルの戯出でエッチングのエンドポイントを の埋め込み配線の形成方法。

ドポイントをかけることを特徴とする請求項3記載の埋 【請求項6】 上記Taの発光スペクトルを検出するこ とにより、上記パリアメタルの韓出でエッチングのエン め込み配線の形成方法。

用いて行うことを特徴とする請求項1~7のいずれかに 【請求項7】 Arイオンによるスパッタエッチを用い て、上記薄皮のCu膜を除去することを特徴とする請求 [請求項8] 上記2回目の化学機械研磨は、上記半導 体基板の装面から上記パリアメタルの厚さ分だけ上記C タルのみが選択的に研磨される研磨剤または研磨条件を u膜がリセスするまでエッチングを行い、上記パリアメ 項1~6のいずれかに記載の埋め込み配線の形成方法。 記載の埋め込み配線の形成方法。

【精水項9】 上記2回目の化学機械研磨は、上記Cu 戦と上記層間絶縁膜との研磨速度が同じで、上記パリア

メタルの研磨速度のみを両者以上に増大させた研磨剤ま たは研磨条件を用いて行うことを特徴とする請求項1~ 8 のいずれかに記載の埋め込み配線の形成方法。 [請求項10] 半導体基板上の層間絶縁膜に形成され た埋め込み配線用の溝を埋めているパリアメタルと主配 線となるCu膜の内、核Cu膜を薄皮が残る状態まで研 上記Cu版を必要な乱だけ洗浄する第1の洗浄コニット 磨する第1の研磨ユニットと、

上記パリアメタルの不要なものを除去する第2の研磨ユ コットと 上記半導体基板に付着した研磨剤を洗浄する第2の洗浄

【請求項11】 上記半導体基板のウエハ表面の変化を 検知し、上記パリアメタルの韓出でエッチングの終点検 出を行う光検出手段を備えたことを特徴とする翻求項1 ユニットとを備えたことを特徴とするCMP装図。 o 記載のCPM装配。

けられた埋め込み配線用の構に形成され、パリアメタル 【請求項12】 半導体基板上の平坦な層間絶縁膜に散 と主配線となるCu膜を有し、装面が平坦な埋め込み配 線を備えたことを特徴とする半導体装置。

【湖求項13】 半導体基板上に形成された平坦な層間 上記様にパリアメタルと主配線となるCu膜を形成する 絶縁膜に埋め込み配線用の溝を形成する第1の工程と、 第2の工程と

で、1回目の化学機械研磨により除去する第3の工程 上記層間絶縁膜上の不要なCu膜を薄皮残した状態ま

上記薄皮の状態のCu膜のみを、上記パリアメタルが蘇 出するまでエッチングにより除去する第4の工程と、

不要なパリアメタルを2回目の化学機械研磨により除去 する第5の工程とを用いて埋め込み配線を形成する処理 工程を少なくとも含むことを特徴とする半導体装置の製 造方法。

発明の詳細な説明】

[0001]

械研磨) 法を用いた埋め込み配線の形成方法およびこの 発明の属する技術分野】この発明は、CMP(化学機 埋め込み配線の形成方法に使用するCMP装置、並びに 半導体装置およびそのに関するものである。

[0002]

【従来の技術】従来、CMPを用いた埋め込み配線の形 示されたようなものがある。この従来例では、例えば図 8および図9に示すように、先ず、シリコン基板26上 の熟盤化膜27、窒化膜28および層間絶縁膜29から なる酸化シリコン酸にフォトリソグラフイー・ドライエ ル30およびCu膜31、31aを構内に埋め込み、最 後にCMPにより不要なCu膜およびバリアメタルを除 成方法として、例えば特開平6-120219号公報に ッチング工程で配線用の溝を加工し、次に、パリアメタ

3

3

生して埋め込み配線を形成するものである。 【0003】また、別な従来例として、例えば、特開平第2000-12543号公報や特開平9-326392号公報に示されたものがある。この従来例では、CMPによる配線・プラグ形成を2ステップに分け、1ステップ目では研修速度の大きい条件で、対象とする金属機をあらかた除去し、2ステップ目では研修速度を小さくした条件で処理し、研修後の配線・プラグの回みが小さくなるようにするものである。

【発明が解決しようとする課題】ところで、上述のような従来の埋め込み配線の形成力法では、以下のような問題があった。 先ず、上記特別中6-12 02 19 号公領による方法は、埋め込み配線形成の基本フローではあるが、現実には図8および図9に示すように、CMPによるCu配線のディッシングが発生するという問題点がよるCu配線のディッシングが発生するという問題点が

[0004] 即ち、図8はCu膜の研磨速度は大きいが、パリアメタルの研磨速度が小さい場合、図9はCu 版とパリアメタルの研磨速度は大きいが、酸化膜の研磨速度が小さい場合のそれぞれディッシングの発生を示している。これは、CMPに用いるスラリー(研磨剤)

が、Cu版は早く研磨するが、パリアメタルあるいは酸化版は研磨しにくいように成分を制御しているため、Cu膜以外の異種域が基板設面に露出したときに、Cu膜のみが選択的に研磨され、配線が凹んでしまうためである。この凹みはウェンと作用する研磨布の変形によってもたらされるが、配線幅の大きい箇所ほど研磨布の変形によってもたられるためディッシング量も大きくなる。上記特開第2000-12543号公報はよび特開平り・3863928分級順による方法

【0006】この発明は、軽級幅・配線の密集度などと いったレイアウトに関わり無く、CMPによるディッン ングを防止し、平坦な表面を有する埋め込み配線の形成 方法およびCMP装置、並びに半導体装置およびその製 造方法を提供することを目的とする。

[0001]

【瞬盟を解決するための手段】請求項1の発明に係る埋め込み配換の形成方法は、半導体基板上に形成された平型な層間絶縁版に埋め込み配験用の滞を形成する第1の工程と、上記構にバリアメタルと主配線となるこ。膜を形成する第2の工程と、上記短間絶縁版上の不要なこ。膜を薄皮残した状態まで、1回目の化学機械研磨により除去する第3の工程と、上記域皮の状態ののし、順のみを、上記パリアメタルが露出するまでエッチングにより

除去する第4の工程と、不要なパリアメタルを2回目の 化学機械研磨により除去する第5の工程とを有するもの 【0008】請求項2の発明に係る埋め込み監線の形成方法は、請求項1の発明において、、上記ベリアメタルがTaまたはTaNを含む材料であり、かつ上記Cu膜のエッチングは、水森イオン濃度がPH6以下で、上記ペリアメタルがエッチングされにくい酸性溶液の薬液を用いて行われるものである。

【ののの9】 静求項3の発明に係る埋め込み配繳の形成 方法は、請求項1の発明において、上記バリアメタルが TaまたはTaNを含む材料であり、かつ上記Cu膜の エッチングは、上記Cu膜との化学反応が活性なガス で、上記バリアメタルがエッチングされにくいガスを用 いた気相エッチングを行うものである。

【0010】請求項4の発明に係る埋め込み配線の形成方法は、請求項1~3のいずれかの発明において、上記に U版のエッチングをCMP装置内の充浄ユニット内で行うことによって、上記1回目の化学機械研磨(Cu膜研磨)がら、上記2回目の化学機械研磨(バリアメタル研磨)終了までを、一台のCMP装置内でクローズさせるものである。

【0011】翻求項5の発明に係る埋め込み配線の形成方法は、翻求項1~4のいずれかの発明において、上記に収めエッチングの際に、上記半導体基板のウエハ致面の変化を光検出手段で検知し、上記パリアメタルの露出でエッチングのエンドポイントをかけるものである。

【0012】 請求項もの発明に係る埋め込み軽線の形成方法は、請求項3の発明において、上記Taの発光スペケトルを検出することにより、上記パリアメタルの露出でエッチングのエンドポイントをかけるものである。 【0013】 請求項7の発明に係る埋め込み軽線の形成方法は、請求項1~6のいずれかの発明において、Arイオンによるスペッタエッチを用いて、上記薄灰のCu機を除去するものである。

[0014] 請求項8の発明に係る埋め込み配線の形成方法は、請求項1~7のいずれかの発明において、上記2回目の化学機械研修は、上記半導体基板の表面から上記ペリアメタルの厚き分だけ上記でし藤がリモオするまでエッチングを行い、上記パリアメタルのみが選択的に研磨される研磨剤または研磨条件を用いて行うものであ

【のの15】 請求項9の発明に係る埋め込み配線の形成 方法は、請求項1~8のいずれかの発明において、上記 2回目の化学機械研磨は、上記Cu 様と上記層間絶縁膜 との研磨速度が同じで、上記パリアメタルの研磨速度の みを両者以上に増大させた研磨剤または研磨条件を用い で行うものである。 【0016】 請求項10の発明に係るCMP装置は、半 算体基板上の層間絶縁膜に形成された埋め込み配線用の

構を埋ているパリアメタルと主配線となるCu膜の内、 数Cu膜を緯皮が残る状態まで研磨する第1の研磨コニットと、上記Cu膜を必要な量だけ洗浄する第1の洗浄 コニットと、上記ペリアメタルの不要なものを除去する 第2の研磨コニットと、上記半導体基板に付着した研磨 剤を洗浄する第2の洗浄コニットとを備えたものであ 【0017】請求項11の発明に係るCMP装置は、請求項10の発明において、上記半導体基板のウエハ投面の変化を検知し、上記パリアメタルの露出でエッチングの終占統出を行う非統出を与る値かすたのかなス

の株点検出を行う光検出手段を備えたものである。、 【0018】請求項12の発明に係る半導体装置、半導 体基板上の平坦な層間絶縁膜に設けられた埋め込み配線 用の溝に形成され、バリアメタルと主配線となるCu膜 を有し、装面が平坦な埋め込み配線を備えたものであ 【0019】請求項13の発明に係る半導体装置の製造 方法は、半導体基板上に形成された平坦な園間総線版に 埋め込み配線用の溝を形成する第1の工程と、上記構に ベリアメタルと主配線となると u膜を形成する第2の工程と、上記衙間絶縁膜上の不要なと u膜を薄皮後した状 種と、上記衙間絶縁膜上の不要なと u膜を薄皮後した状 種と、上記薄皮の状態のこ u膜のみを、上記パリアメタ ルが露出するまでエッチングにより除去する第3の工程 と、不要なパリアメタルを2回目の化学機械研磨により 除去する第5の工程とを用いて埋め込み配線を形成する 処理工程を少なくとも含むものである。

[0020]

【発明の実施の形態】以下、この発明の実施の形態を、 図を参照して説明する。 実施の形態 1. 図 1 および図 2 は、この発明の実施の形態 1 を示す工程図である。この図 1 および図 2 を参照しながら、ディッシングを抑制した埋め込み配線の形成方法について説明する。なお、ここでは、埋め込み配線下の構造については省略してある。先ず、図 1 (a) に示すように、半導体基板としてのシリコン基板 1 上に、熱酸化膜 2 を 3 0 0 n m、強化膜 3 を 6 0 n m、および 間能経験 4 を 4 0 0 n m 成膜 する。次に、図 1 (b) に示すように、層間絶縁膜 4 を フォトリングラフィー工程・共力性エッチング工程で加工し、埋め込み配線用の構を形成する。このときの強化膜 3 は、層間絶縁膜 4 のエッチングストッパ陽として用いる。

【0021】次に、図1 (c)に示すように、そのパケーン上に、スパッタ法にて、パリアメタル6となるTaN(窒化タンタル)を35nmと、メッキのシード層即ちて山膜(電解メッキの開始時に種となるC山薄膜) 7を200nm成膜する。なお、パリアメタル6の材料としてはTaNの代わりにTa(タンタル)を用いてもよい。そして電解メッキ法を用いて、シリコン基板1上にC山膜7aの成膜を600nm行う。

【0023】次に、図2(b)に示すように、このシリコン基板1を、水素イオン徹底がpH6以下で、パリアメタル6がエッチングされにくい酸性溶液の薬液倒えば濃度が5%以下の硫酸や値酸+過酸化水素等を用いてエッチングする。TaNは磁酸では非常にエッチングされにくいため、Cu膜のみが避保的にエッチングされる。エッチングが進み、ウエハ全体でベリデメタル6が臨出した時点でエッチングを停止する。

[0024] そして、図2(c)に示すように、再びCMPを用いて、シリコン基板1上の不要なパリアメタル6を全て除去し、平坦な埋め込み配線を形成する。このときに用いるスラリー(研磨剤)は、Cu膜に対するTaNの研修速度の比率が、1以上(TaNの方が研磨されやすい)であるものを用いる。。

[0026] 図3は、実施の形態1で用いられる複数の研磨ユニットと洗浄ユニットを持つCMP装置を示す構成図である。図において、81tウェハカセット、9,101に回転定盤、11,12は研磨ヘッド、13は搬送ロボット、14,14a,14bは洗浄ユニットである。[0027] また、図4は、図3における研磨ユニット即ち研磨ヘッド11と回転定盤9、或いは研磨ヘッド12と回転定盤10の部分の具体例を示す概略図である。図において、15は研磨ヘッド、16はイズル、17は

スラリー、18は研磨布、19は回転定盤である。 【0028】また、図5は、研磨後のウエハを洗浄する 洗浄ユニット即与図3における洗浄ユニット14,14 a,14もの具体例を示す価略図である。図において、 20はスポンジブラシ、21はシリコン基板、22は薬 液ノズル、23は紅木/ズルである。この様なCMP装 図を用いた場合、洗浄ユニット内の一つにCu版をエッ チングする素液を入れることにより、CMP装図内で上 【0029】図6は、上記処理を行う場合のウエハの流

配全ての処理を行うことが可能となる。

特開平13-358105

(b) の形状を作る。2番目の研磨ユニットで不要なバ れを概略的に図示したものである。先ず、100研磨ユ ニットで上記図2 (a)の形状になるようにCu膜を研 磨する (図6 (a))。 次に、洗浄ユニットの一つでC u膜を必要な量だけウエットエッチングして、上記図2 リアメタルを除去し、上記図2 (c) の形状を作る。つ まり、この2番目の研磨ユニットにおける2回目の化学 機械研磨は、シリコン基板21の装面からバリアメタル 一を残る洗浄ユニットで洗浄し、ウエハをカセットに戻 い、パリアメタルのみが選択的に研磨される研磨剤また は研磨条件を用いて行う。後はウエハに付着したスラリ の厚さ分だけCu膜がリセスするまでエッチングを行

局間絶縁膜との研婚速度が同じで、パリアメタルの研磨 【0030】なお、2回目の化学機械研修は、Cu膜と 速度のみを両者以上に増大させた研磨剤または研磨条件 を用いて行ってもよい。

に、パリアメタルが靍出することを検出するための光学 24gは光学検出手段としての光学式センサ、25はシ リコン基板、26は薬液ノズルである。シリコン基板2 の変化を読みとり絳点検出を行う。この様なシステムを 備えたCMP装置を用いることにより、一つのCMP装 その反射光を光学式センサ24gで受光して装面の膜種 5上のウェハ安面に光学式センサ24から光を照射し、 式センサの設置例を示す図である。図において、24, 【0031】図7は、Cu膜をウェットエッチする際 **留内で埋め込み配線の形成が可能となる。**

【0032】なお、上記実施の形態では、この発明を埋 の埋め込み配線を含む半導体装置およびその製造の場合 め込み配線を形成する場合について説明したが、勿論こ にも同様に適用できることは云うまでもない。

[0033]

ば、半導体基板上に形成された平坦な枌間絶縁膜に埋め と、上記層間絶縁膜上の不要なCu膜を薄皮残した状態 まで、1回目の化学機械研磨により除去する第3の工程 と、上記薄皮の状態のCu膜のみを、上記パリアメタル 除去する第5の工程とを有するので、配線幅・配線の密 **集度などといったレイアウトに関わり無く、化学機械研** 込み配線用の構を形成する第1の工程と、上記構にバリ と、不要なパリアメタルを2回目の化学機械研磨により 磨によるディッシングを防止し、平坦な装面の埋め込み アメタルと主配線となるCu膜を形成する第2の工程 が腐出するまでエッチングにより除去する第4の工程 【発明の効果】以上のように、請求項1の発明によれ 配線が得られるという効果がある。

アメタルがTaまたはTaNを含む材料であり、かつ上 記Cu膜のエッチングは、水素イオン濃度がpH6以下 で、上記パリアメタルがエッチングされにくい酸性溶液 【0034】また、請求項2の発明によれば、上記バリ の薬液を用いて行われるので、薄皮の状態のCu膜のみ

を確実に除去できるという効果がある。

記Cu膜のエッチングは、上記Cu膜との化学反応が活 アメタルがTaまたはTaNを含む材料であり、かつ上 性なガスで、上記パリアメタルがエッチングされにくい ガスを用いた気相エッチングであるので、薄皮の状態の [0035]また、静水頃3の発明によれば、上記パリ Cu膜のみを確実に除去できるという効果がある。

質)から、上記2回目の化学機械研磨 (バリアメタル研 磨) 終了までを、─台のCMP装置内でクローズさせる [0036]また、額水項4の発明によれば、上記Cu 膜のエッチングをCMP装置内の洗浄ユニット内で行う ので、1台のCMP装置内で全ての処理を行うことが可 ことによって、上記1回目の化学機械研磨 (Cu膜研 能になるという効果がある。

[0037]また、請求項5の発明によれば、上記Cu 膜のエッチングの際に、上記半導体基板のウエハ表面の 変化を光検出手段で検知し、上記パリアメタルの露出で エッチングのエンドポイントをかけるので、精度の良い 埋め込み配線の形成が可能になるという効果がある。 【0038】また、請求項6の発明によれば、上記Ta の発光スペクトルを検出することにより、上記パリアメ で、精度の良い埋め込み配線の形成が可能になるという タルの韓出でエッチングのエンドポイントをかけるの

効果がある。

[0039]また、請求項1の発明によれば、Arイオ ンによるスパッタエッチを用いて、上記薄皮のCu膜を 除去するので、薄皮の状態のCu膜のみを確実に除去で

[0040]また、静水頃8の発明によれば、上記2回 目の化学機械研磨は、上記半導体基板の表面から上記べ リアメタルの厚さ分だけ上記C u 膜がリセスするまでエ ッチングを行い、上記パリアメタルのみが選択的に研磨 される研磨剤または研磨条件を用いて行うので、埋め込 A配線の形成の効率化、装置の小型化に寄与できるとい きるという効果がある。 う効果がある。 [0041] また、請求項9の発明によれば、上記2回 目の化学機械研磨は、上記Cu膜と上記層間絶縁膜との 研磨速度が同じで、上記パリアメタルの研磨速度のみを 両者以上に増大させた研磨剤または研磨条件を用いて行 うので、埋め込み配線の形成の効率化、装置の小型化に 寄与できるという効果がある。

ニットと、上記パリアメタルの不要なものを除去する第 を洗浄する第2の洗浄ユニットとを備えたので、1台の CMP装置内で全ての処理を行うことができるという効 [0042] さらに、請求項10の発明によれば、半導 体基板上の層間絶縁膜に形成された埋め込み配線用の溝 を埋ているパリアメタルと主配線となるCu膜の内、該 C u 膜を薄皮が残る状態まで研磨する第1の研磨ユニッ トと、上記Cu膜を必要な量だけ洗浄する第1の洗浄ユ 2の研磨ユニットと、上記半導体基板に付着した研磨剤

の形成方法を示す工程図である。 [0043]また、糊水項11の発明によれば、上記半

【図2】 この発明の実施の形態1による埋め込み配線 の形成方法を示す工程図である。 [図3] この発明の実施の形態1における複数の研磨 ユニットと洗浄ユニットを持つCMP装置を示す構成図

ルの鶴出でエッチングの終点検出を行う光検出手段を備

という効果がある。

導体基板のウエハ表面の変化を検知し、上記パリアメタ えたので、精度の良い埋め込み配線の形成に寄与できる (0044)また、請求項12の発明によれば、半導体

図3の研磨ユニットの具体例を示す観略図で 図3の洗浄ユニットの具体例を示す観略図で [図4] [図5]

> の溝に形成され、パリアメタルと主配線となるCu膜を 有し、装面が平坦な埋め込み配線を備えたので、品質の

基板上の平坦な層間絶縁膜に設けられた埋め込み配線用

[0045]また、請求項13の発明によれば、半導体 基板上に形成された平坦な層間絶縁膜に埋め込み配線用

優れた半導体装置が得られるという効果がある。

の溝を形成する第1の工程と、上記溝にパリアメタルと 主配線となるCu膜を形成する第2の工程と、上記層間 絶縁膜上の不要なCu膜を薄皮残した状態まで、1回目 の化学機械研磨により除去する第3の工程と、上記薄皮

図1および図2の処理を行う場合のウエハの 流れを散略的示す図である。 (9図)

[図7] この発明の実施の形態1におけるパリアメタ ルが露出することを検出するための光学式センサの設置 例を示す図である。

[図8] 従来例においてディッシングが発生している 状態を示す図である。 【図9】 従来例においてディッシングが発生している 状態を示す図である。 [符号の説明]

の状態のCu膜のみを、上記パリアメタルが露出するま

でエッチングにより除去する第4の工程と、不要なバリ

アメタルを2回目の化学機械研磨により除去する第5の 工程とを用いて埋め込み配線を形成する処理工程を少な くとも含むので、平坦な装面の埋め込み配線を有する品

転定盤、 11, 12, 15 研磨ヘッド、14, 14 a, 14b 洗浄ユニット、 17 スラリー (研磨 9, 10, 19 1,21,25 シリコン基板、 4 層間絶縁膜、 剤)、 24,248 光学式センサ。 6 バリアメタル、7 Cu膜、

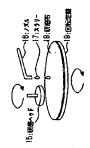
質の優れた半導体装置が得られ、製造の歩留まりの向上

に寄与できるという効果がある。

【図画の簡単な説明】

【図1】 この発明の実施の形態1による埋め込み配線

図3



13:華承ロボット 4-11 元次: 71~

16=1条号: 148:3€3=261

[<u>8</u>

-12:研磨ヘッド

11:研磨ヘッド 10:回動定職

B. Designate

23:#2X7.X4 22:東海ノスル 23:tEXUXB

不良なべき メタルを明めなせ (8):Cuを確皮が残る状態まで研磨 ウェンの流れ

[9図]

(b):未分な0~をりょットェッチ

Fターム(参考) 5F004 CB02 DA00 DA23 DB08 FA08

5F033 HH11 HH21 HH32 MM01 MM02

MMI2 MMI3 PP15 PP27 PP33
QQ11 QQ14 QQ16 QQ19 QQ25
QQ48 QQ50 RR04 RR06 XX01
SF043 AA27 BR18 DD15 DD16 DD25
FF07

7,78:04億一・6:パリアメタル

| CMPでCu順を除去

9

[图2]

[図]

9

一4: 層話等層

(1:ション製

|| 開刊後韓頃に、埋め込み配は用漢を形式

)3:望行展 ~2:乾载行通

人!・シリコン雑蔵

| ハリアメタル、Guthige

်

~3:位记 ~2:**然**到古典

→ 1:シンコン製板

[图图]

31,318

2:光井代力を

2/3:光学式センチ

ディッシング

26:5/112番級 [6図]

26:M(N) XA

[図7]

) 4: 原动物数数) 3: 使代数) 2: 整理方面

→ 4: 間望時場開 → 3: 取行局 → 2: 配置方面 1: シリコン雑商

B:バリアメタル

7,7a:Cut

9

○ CMPでバリアメタルを除去

-6:1(1)7×4)L

|| 余分なこ。属を先がはがで除去

7.78:04

√5:Lジスト

9

9

(4: 原始接頭

フロントページの続き

特開平13-358105

3